

1 描述

IBSP3642是一款高度集成的PMIC（电源管理IC），集成了4通道同步降压转换器、2通道LDO，1通道复位监视器，其宽输入电压范围、高效、大负载的驱动能力，可为系统设计提供一个完整的电源供电解决方案，在应用中，它仅需极少的外部元件数量、并具备低功耗和简洁方便的使用特点，集成的转换器，内置FET（场效应管）具有较低的阻抗，针对高效率应用场景（大于92%）进行了优化。

IBSP3642内置丰富的保护功能，如过压保护、欠压保护、过流保护、短路保护、过热保护等，使得它在应用中的可靠性进一步提高。

IBSP3642支持QFN28L-4×4封装。

2 应用范围

- 微处理器
- 固态硬盘
- PC、服务器、嵌入式系统

3 特性

- 宽输入电压范围：3.1V ~ 20V
- 高效 DC/DC 转换器：效率92~96%
- 高集成度：单芯片集成 7 通道输出
- Buck DC/DC转换器（4通道）
 - HVBUCK1：输入3.1V~20V，输出0.6V~VIN可调，负载电流高达3A
 - HVBUCK2：输入3.1V~20V，输出0.6V~VIN可调，负载电流高达3A
 - LVBUCK1：输入2.5V~6V，输出0.6V~VIN可调，负载电流高达3A
 - LVBUCK2：输入2.5V~6V，输出0.6V~VIN可调，负载电流高达3A

- 高 PSRR LDO（2通道）
 - LDO1：1.8V固定输出电压，负载电流高达800mA
 - LDO2：0.6V~5.0V可调，负载电流高达1000mA
- 复位监视器（1通道）
 - 通过外部上拉电压向主机处理器提供POR复位信号
- 多种保护方式
 - 过压保护（OVP）
 - 欠压保护（UVP）
 - 过流保护（OCP）
 - 短路保护（SCP）
 - 过热保护（OTP）

4 管脚定义

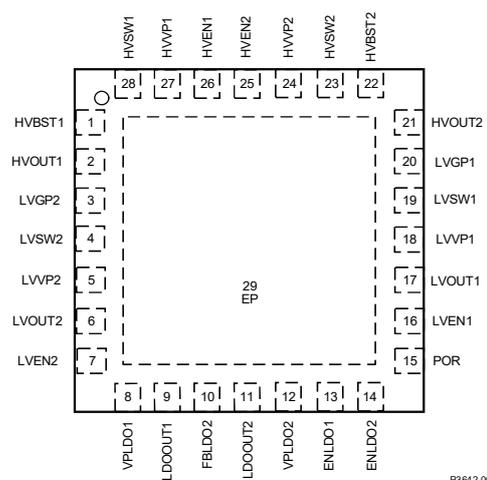


图4.1 QFN28L-4×4mm封装

表4.1 管脚定义功能表

| 序号 | 管脚名称 | 功能说明 |
|----|---------|--|
| 1 | HVBST1 | 自举引脚。内部浮动高边驱动MOSFET驱动管的正电源极。在该引脚与HVSW1之间连接一个22nF的旁路电容。 |
| 2 | HVOUT1 | HVBUCK1 反馈引脚。从输出节点到反馈引脚的电阻分压器设置输出电压。 |
| 3 | LVGP2 | 地。 |
| 4 | LVSW2 | LVBUCK2 开关引脚。将此引脚连接到电感，最大限度地减少走线面积以降低 EMI。 |
| 5 | LVVP2 | LVBUCK2电源引脚。将10uF 旁路电容连接 GND 以降低输入噪声。 |
| 6 | LVOUT2 | LVBUCK2 反馈引脚。从输出节点到反馈引脚的电阻分压器设置输出电压。 |
| 7 | LVEN2 | LVBUCK2使能（高电平有效）或禁用（低电平或悬空）。 |
| 8 | VPLDO1 | LDO1电源引脚。将10uF 旁路电容连接 GND 以降低输入噪声。 |
| 9 | LDOOUT1 | LDO1输出引脚。将10uF 旁路电容连接 GND 。 |
| 10 | FBLDO2 | LDO2反馈引脚。从输出节点到反馈引脚的电阻分压器设置输出电压。 |
| 11 | LDOOUT2 | LDO2输出引脚。将10uF 旁路电容连接 GND 。 |
| 12 | VPLDO2 | LDO2电源引脚。将10uF 旁路电容连接 GND 以降低输入噪声。 |
| 13 | ENLDO1 | LDO1使能（高电平有效）或禁用（低电平或悬空）。 |
| 14 | ENLDO2 | LDO2使能（高电平有效）或禁用（低电平或悬空）。 |
| 15 | POR | 上电复位。 |
| 16 | LVEN1 | LVBUCK1使能（高电平有效）或禁用（低电平或悬空）。 |
| 17 | LVOUT1 | LVBUCK1 反馈引脚。从输出节点到反馈引脚的电阻分压器设置输出电压。 |
| 18 | LVVP1 | LVBUCK1电源引脚。将10uF 旁路电容连接 GND 以降低输入噪声。 |
| 19 | LVSW1 | LVBUCK1 开关引脚。将此引脚连接到电感，最大限度地减少走线面积以降低 EMI。 |
| 20 | LVGP1 | 地。 |
| 21 | HVOUT2 | HVBUCK2 反馈引脚。从输出节点到反馈引脚的电阻分压器设置输出电压。 |
| 22 | HVBST2 | 自举引脚。内部浮动高边驱动MOSFET驱动管的正电源极。在该引脚与HVSW2之间连接一个22nF的旁路电容。 |

| | | |
|----|-------|--|
| 23 | HVSW2 | HVBUCK2 开关引脚。将此引脚连接到电感，最大限度地减少走线面积以降低 EMI。 |
| 24 | HVVP2 | HVBUCK2 电源引脚。将10uF 旁路电容连接 GND 以降低输入噪声。 |
| 25 | HVEN2 | HVBUCK2 使能（高电平有效）或禁用（低电平或悬空）。 |
| 26 | HVEN1 | HVBUCK1 使能（高电平有效）或禁用（低电平或悬空）。 |
| 27 | HVVP1 | HVBUCK1 电源引脚。将10uF 旁路电容连接 GND 以降低输入噪声。 |
| 28 | HVSW1 | HVBUCK1 开关引脚。将此引脚连接到电感，最大限度地减少走线面积以降低 EMI。 |
| 29 | EP | 热焊盘，与GND相连。 |

5 电气特性

典型测试条件： $V_{IN} = 12V$, $T_A = 25^{\circ}C$, 除非另有说明。

表5.1 HVBUCK1 & HVBUCK2电气特性

| 电参数 | 符号 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------|-----------|--------------------------------|-------|------|-------|----------|
| 输入电压范围 | HVVP1/2 | | 3.1 | | 20 | V |
| 输入欠压阈值 | | 输入电压下降 | | | 3 | V |
| 输入过压阈值 | | 输入电压上升 | | 20 | | V |
| 待机电流 | | HVOUTX = 103% $I_{OUT} = 0$ | | 400 | 600 | μA |
| 关断电流 | | HVENX = 0 HVVPX = 12V | | 3 | | μA |
| EN 上升阈值 | HVENX | HVENX上升 | | 1.4 | | V |
| EN 下降阈值 | HVENX | HVENX下降 | | 0.6 | | V |
| 反馈参考电压 | HVOUTX | | 0.588 | 0.6 | 0.612 | V |
| 输出电压线性调整率 | | | | 0.04 | 0.4 | %/V |
| 输出电压负载调整率 | | | | 0.5 | | % |
| 限流 | I_{LIM} | Duty = 30% | | 3.5 | | A |
| 振荡频率 | F_{SW} | | | 1.2 | | MHz |
| NMOS导通电阻 | R_{ONN} | $I_{SW} = 100mA$ | | 0.07 | | Ω |

$V_{IN} = 3.6V$, $T_A = 25^{\circ}C$, 除非另有说明。

表5.2 LVBUCK1 & LVBUCK2 电气特性

| 电参数 | 符号 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-----------|-----------|--------------------------------|-------|------|-------|----------|
| 输入电压范围 | LVVP1/2 | | 2.5 | | 6 | V |
| 输入欠压阈值 | | 输入电压下降 | | 2.2 | | V |
| 输入过压阈值 | | 输入电压上升 | | 6.5 | | V |
| 工作电流 | | LVOUTX = 60% $I_{OUT} = 0$ | | 150 | 200 | μA |
| 待机电流 | | LVOUTX = 103% $I_{OUT} = 0$ | | 40 | 80 | μA |
| 关断电流 | | LVENX = 0 LVVPX = 4.2V | | 0.1 | 1 | μA |
| EN 上升阈值 | LVENX | LVENX上升 | | 1.4 | | V |
| EN 下降阈值 | LVENX | LVENX下降 | | 0.6 | | V |
| 输出电压调节精度 | | | -1.5 | 1 | 1.5 | % |
| 反馈参考电压 | LVOUTX | | 0.588 | 0.6 | 0.612 | V |
| 输出电压线性调整率 | | | | 0.04 | 0.4 | %/V |
| 输出电压负载调整率 | | | | 0.5 | | % |
| 限流 | I_{LIM} | Duty = 30% | | 3.5 | | A |
| 振荡频率 | F_{SW} | | | 1.2 | | MHz |
| PMOS导通电阻 | R_{ONP} | $I_{SW} = 100mA$ | | 0.1 | | Ω |
| NMOS导通电阻 | R_{ONN} | $I_{SW} = 100mA$ | | 0.07 | | Ω |

$V_{IN} = 3.6V$, $T_A = 25^\circ C$, 除非另有说明。

表5.3 LDO1 & LDO2 电气特性

| 电参数 | 符号 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-------------|--------|----------|-------|-----|-------|----|
| 输入电压范围 | VPLDOX | | 2.5 | | 6 | V |
| 输入欠压阈值 | | 输入电压上升 | | 2.2 | 3 | V |
| EN 上升阈值 | ENLDOX | ENLDOX上升 | | 1.4 | | V |
| EN 下降阈值 | ENLDOX | ENLDOX下降 | | 0.6 | | V |
| 输出电压 | | | -3 | 1.5 | 3 | % |
| 反馈电压 (LDO2) | FBLDO2 | | 0.588 | 0.6 | 0.612 | V |

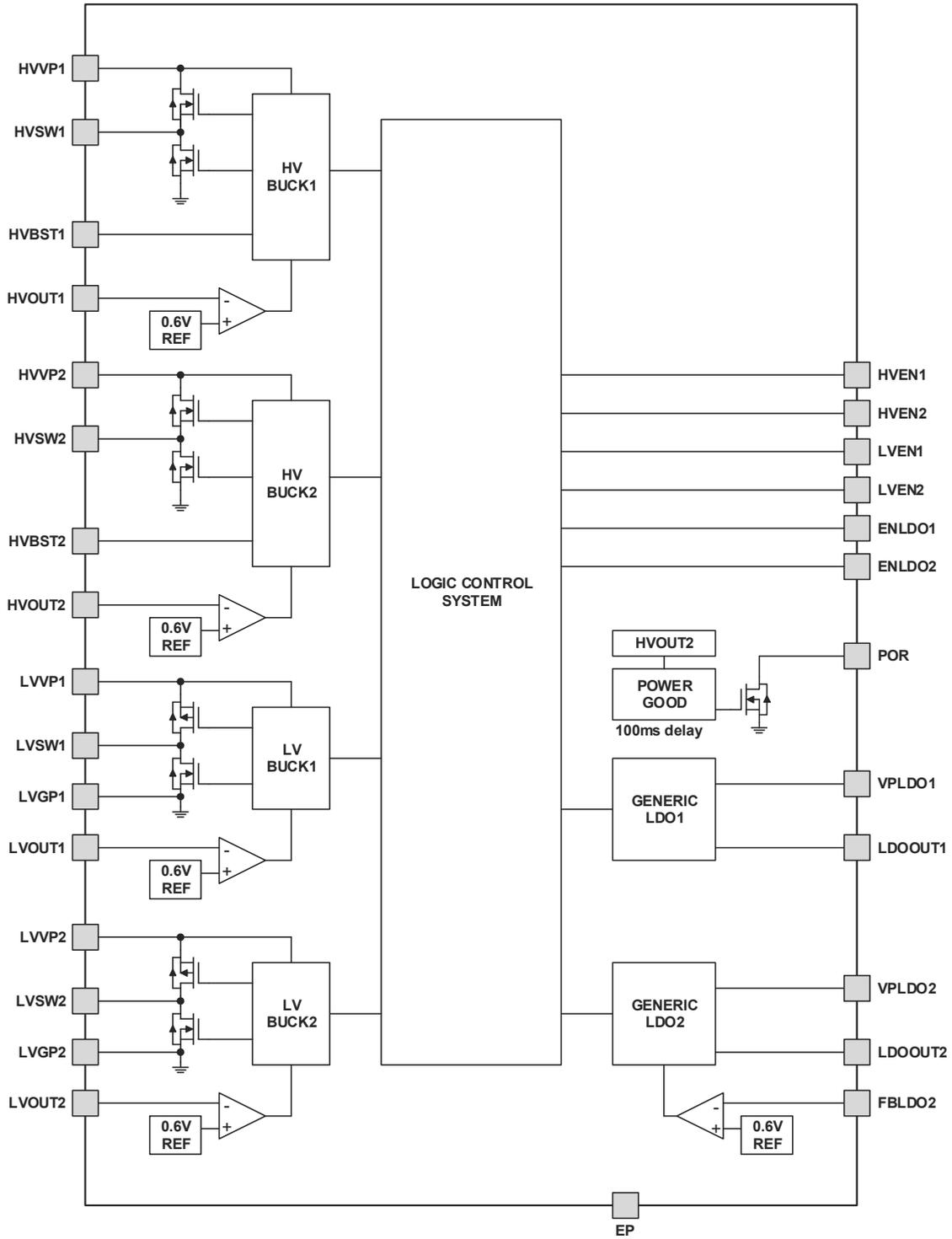
$V_{PULLUP} = 3.3V$, $T_A = 25^\circ C$, 除非另有说明。

表5.4 复位监控器电气特性

| 电参数 | 符号 | 测试条件 | 最小值 | 典型值 | 最大值 | 单位 |
|-------|--------------|-----------------|-----|-----|-----|----|
| POR阈值 | V_{HVOUT2} | V_{HVOUT2} 上升 | 85 | 90 | 95 | % |
| 时延 | T_{delay} | POR释放前的延迟 | | 100 | | ms |

6 应用

6.1 系统框图



P3642-002

图6.1 IBSP3642内部框图

6.2 极限参数

表6.1 IBSP3642极限参数

| 电参数 | 最小值 | 最大值 | 单位 |
|---|------|---------|----|
| HVVP1,HVSW1,HVEN1引脚电压 | -0.3 | 30 | V |
| HVVP2,HVSW2,HVEN2引脚电压 | -0.3 | 30 | V |
| HVBST1,HVBST2引脚电压 | | HVSWX+6 | V |
| 其他引脚电压 | -0.3 | 10 | V |
| 最大结温 | | 125 | °C |
| 推荐工作节温范围 | -40 | 125 | °C |
| 存储温度范围 | -50 | 150 | °C |
| 焊接温度 | | 300 | °C |
| 功耗, $P_D@T_A=25^{\circ}\text{C}$, QFN40L 5X5 | | 2.5 | W |
| HBM(人体放电模式) | | 2000 | V |
| MM(机器放电模式) | | 200 | V |

6.3 典型应用

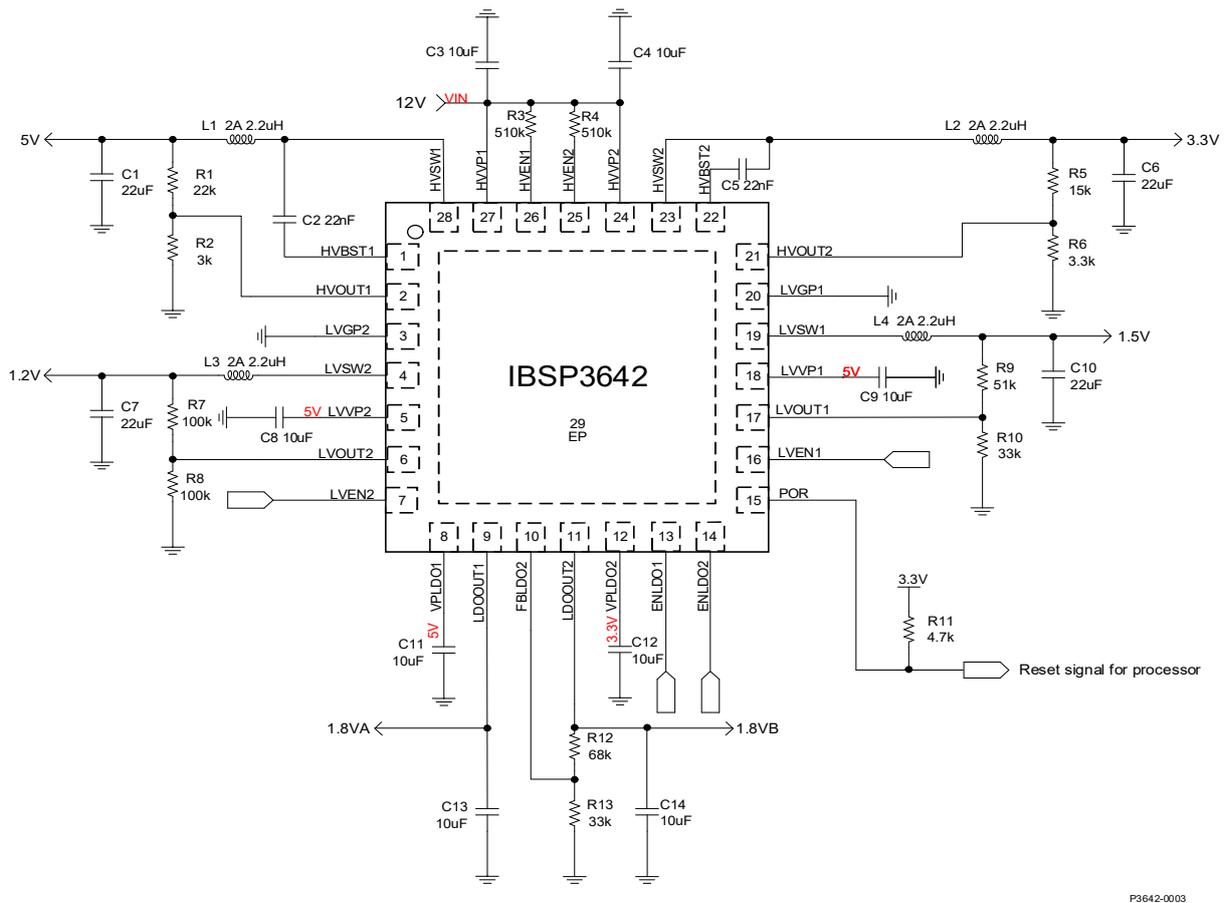


图6.2 IBSP3642 典型应用图

6.4 功能描述

IBSP3642 是一款高效、主要面向 OTT 和 IPTV 应用场景的高集成度电源管理 IC。包含 4 个高效同步降压调节器和 2 个 LDO，可提供 6 个输出电压。该设备还包括一个为处理器提供复位输出信号的复位监视器。每个降压调节器都是专门为整个负荷范围内的高效运行而设计的。具有 1.2MHz 的典型开关频率，外部 L-C 滤波器可以很小，并且仍然提供非常低的输出电压纹波。使用推荐的外部电感和电容进行内部补偿，以保持稳定。同步整流产生高效率的低电压和高输出电流。其他功能包括软启动、欠压保护、过压保护、短流保护、过流保护和热过载保护。所有的 BUCK 都可以在自动模式下运行（PWM/PFM）。在轻负载下，BUCK 进入 PFM 模式，并降低开关频率和供电电流，以保持高效率。

■ 软启动

IBSP3642 具有内部软启动电路，在启动过程中限制浪涌电流，这使得转换器在上电时是一个逐渐达到稳态工作点的运行方式，从而减少启动浪涌冲击，在启动过程中，开关电流限制逐步增加。启动时间取决于电容容值、负载电流和输出电压。

■ 限流

限流功能可以在过载条件下保护设备和任何外部器件。在 PWM 模式下，限流是通过使用内部比较器来实现，它根据降压能力在电流水平下跳闸。如果输出短路接地，设备进入定时限流模式，在此模式下 NFET 导通时间较长，直到电感电流降落至低阈值以下，确保电感电流有更多的时间衰减，从而防止失控。

■ 启动顺序

一旦 HVVP1/HVVP2/LVVP1/LVVP2/VPLD1/VPLD2 达到 UVP 阈值，且 ENABLE 引脚为高电平，HVBUCKX/LVBUCKX/LDOX 将启动。

■ 复位监视器

IBSP3642 的 POR 引脚是 POR 引脚和 GND 引脚之间的开漏极输出。上电复位输出置为低电平，直到 HVOUT2 引脚的输出电压超过设定阈值（91%）且下降计时器（100ms）到期。此外，只要 HVEN2 引脚为低电平或开路，无论输出电压如何，POR 都会立即置为低电平。当 POR 释放（未置为低电平）时，连接到任何外部偏置电压的外部电阻将拉起 POR 引脚。

■ 欠压保护

HVVP1/HVVP2/LVVP1/LVVP2/VPLD1/VPLD2 电压在电源电压条件下受到监控，无法保证器件的运行，该部件将自动禁用。为了防止不稳定的操作，UVP 具有迟滞窗口。每个欠压保护（UVP）将禁用其输出，一旦电源电压高于 UVP 迟滞，器件将启动上电序列，然后进入活动状态。

■ 过压保护

HVVP1/HVVP2/LVVP1/LVVP2 电压在电源过压条件下进行监控，无法保证器件的运行。OVP 的目的是保护连接到 PMIC 输出的部件和所有其他部件免受任何损坏和故障。一旦 HVVP1/HVVP2 上升超过 20V，HVBUCK1/HVBUCK2 将自动禁用。为了防止误操作，OVP 具有迟滞窗口。过压保护（OVP）将强制器件进入复位状态，一旦电源电压低于 OVP 下限阈值，器件将启动上电序列，然后进入活动状态。

HVBUCK1/HVBUCK2 工作最大输入电压（参数保证为 20V）。器件的绝对最大值为 30 V。

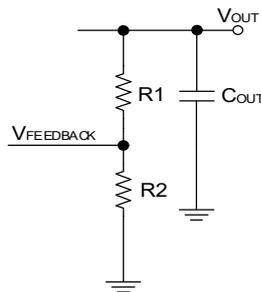
■ 热关断

芯片的温度在过温条件下受到监控，如果温度过高，该部件将自动禁用。热关断（OTP）将强制器件进入复位状态。复位时，所有电路均被禁用。为防止误操作，OTP的迟滞窗口约为20℃。一旦温度降至OTP迟滞以下，器件将启动上电序列，然后进入活动状态。在活动状态下，部件将像第一次一样启动。

■ 调整输出电压

利用从输出节点到反馈引脚的电阻分压器设置输出电压，分压电阻建议使用1%或更优精度，输出电压的计算方法如公式6.1所示：

$$V_{out} = V_{feedback} \times (R_1 + R_2) \div R_2 \text{ ----公式 6.1}$$



P3642-0004

图6.3 输出电压调节应用图示

为了提高轻负载下的效率，可以考虑使用大值电阻，但数值过高，会增加系统的噪声。

■ BUCK 电源的选择

HVBUCK1/HVBUCK2 输入电压电源范围介于3.1V和20V之间。LVBUCK1/LVBUCK2/LDO1/LDO2 输入电压电源范围介于2.5V和6V之间。该输入电源必须得到良好的调节，HVVP1/HVVP2/LVVP1/LVVP2 必须尽可能靠近输入电容。

■ BUCK 电感的选择

应用中，推荐使用直流额定电流至少比最大负载电流高25%的电感，为获得最高效率，请选择直流电阻小于15mΩ的电感。对于大多数设计，从下式中推导电感值：

$$L = (V_{out} \times (V_{in} - V_{out})) \div (V_{in} \times \Delta I_L \times F_s) \text{ ----公式6.2}$$

公式6.2中， ΔI_L 为流过电感的纹波电流，选择的电感额定电流接近最大负载电流的30%，电感中的峰值电流计算方法如公式6.3所示：

$$I_{L(max)} = I_{load} + \Delta I_L / 2 \text{ ----公式6.3}$$

在轻载模式下（小于100mA），用更大的电感能提升器件工作效率。

■ BUCK输入电容选择

降压变换器的输入电流是不连续的，因此需要一个电容为降压变换器提供交流电流，并维持直流输入电压。为了获得最佳性能，请使用低ESR电容，如具有X5R或X7R介质和小温度系数的陶瓷电容。对于大多数应用来说，一个22μF的电容就足够了。输入电容需要足够的纹波电流额定值，因为它吸收了输入开关噪声。估算

输入电容中的RMS电流:

$$I_{CIN} = I_{load} \times \frac{\sqrt{V_{out} \times (V_{in} - V_{out})}}{V_{in}} \text{----公式6.4}$$

最恶劣的工况发生在 $V_{in}=2V_{out}$ 时, 此时: $I_{CIN} = \frac{I_{load}}{2}$

为简化起见, 请选择额定电流大于最大负载电流一半的输入电容。输入电容可以是电解电容、钽电容或陶瓷电容。当使用电解电容或钽电容时, 应尽量在离IC较近的地方放置一个小的、高质量的陶瓷电容(0.1uF)。在使用陶瓷电容时, 请确保它们有足够的电容来提供足够的电荷, 以防止输入电压纹波过大。用以下公式估算由电容引起的输入电压纹波:

$$\Delta V_{in} = \frac{I_{load}}{F_s \times C_{in}} \times \frac{V_{out}}{V_{in}} \times \left(1 - \frac{V_{out}}{V_{in}}\right) \text{----公式6.5}$$

■ BUCK 输出电容的选择

输出电容稳定直流输出电压, 可使用陶瓷, 钽或低 ESR 的电解电容。如果使用低 ESR 的电解电容, 估算输出电压纹波:

$$\Delta V_{out} = \frac{V_{out}}{F_s \times L} \times \left(1 - \frac{V_{out}}{V_{in}}\right) \times \left(R_{ESR} + \frac{1}{8 \times F_s \times C_{out}}\right) \text{----公式6.6}$$

式中, L 是电感的值, R_{ESR} 是输出端电容的等效串联电阻。

对于陶瓷电容, 电容在开关频率处主导阻抗, 并引起大部分输出电压纹波。为简化起见, 用以下方法估算输出电压纹波:

$$\Delta V_{out} = \frac{V_{out}}{8 \times F_s^2 \times L \times C_{out}} \times \left(1 - \frac{V_{out}}{V_{in}}\right) \text{----公式6.7}$$

对于钽电容或电解电容, ESR 在开关频率处处于主导位置, 其输出纹波近似估算方法如下:

$$\Delta V_{out} = \frac{V_{out}}{F_s \times L} \times \left(1 - \frac{V_{out}}{V_{in}}\right) \times R_{ESR} \text{----公式6.8}$$

输出电容的特性会影响调节器系统的稳定性, IBSP3642 可以针对广泛的电容和 ESR 值进行优化。

■ BUCK 自举电容选择

在 HVBST1/HVBST2 和 HVSW1/HVSW2 引脚之间连接 22nF 陶瓷电容, 以确保正常工作, 推荐使用 X5R 或更高等级的电介质的陶瓷电容, 且电容应具有 6.3V 或更高的额定电压。

■ LDO 输出电容的选择

为保证 LDO 设计是稳定的, 至少有一个 4.7uF 的输出电容。当使用低 ESR 电容时, 不需要串联电阻, 对于大多数应用, 建议使用 10uF 陶瓷电容。越大的值将改善瞬态响应, 并提高 LDO 的电源抑制比 (PSRR)。输出电容的允许范围请参考典型性能特性, 以确保回路的稳定性。

■ PCB 布局

PCB 布局是 DC-DC 变换器设计的重要组成部分。不良的电路板布局会破坏 DC-DC 变换器和周围电路的性能，导致电磁干扰、接地反弹和电压精度损失。这些会向 DC-DC 转换器反馈错误信号，导致调节不良或不稳定。好的布局可以通过遵循一些简单的设计规则来实现。

1) 尽量减少开关电流回路的面积。在降压调节器中，有两个电流快速切换的回路。第一个回路从 CIN 输入电容开始，到稳压器 VIN 端子，到稳压器 SW 端子，到电感，然后到输出电容 COUT 和负载。第二个回路从输出电容地开始，到调节器 GND 端子，到电感，然后到 COUT 和负载。为了使两个回路区域最小化，输入电容应放置在尽可能靠近 VIN 端子的地方。输入和输出电容器的接地都应该由一个小的局部化的平面连接到 GND。电感器应尽可能靠近 SW 引脚和输出电容器。

2) 线宽原则：

a) 线宽由流过的电流大小决定，大电流走线要提供足够的线宽，优化效率减少发热；特别是 SW 节点，有条件的情况下可以使用铺铜。控制电路线宽至少 20mil，例如 Vcc，GND(SGND)；

b) 使输入和输出总线连接尽可能宽。以减少转换器输入或输出上的任何电压降，并提高效率。如果负载处的电压精度很重要，请确保反馈点尽可能的靠近负载，这样可避免线路上的压降对反馈采集精度的影响。

3) 旁路/去耦电容：电容靠近 IC 电源引脚布置。多个电容时，小容值靠近 IC；

4) 最小化到 FB 终端的迹线长度。反馈迹线应从 SW 引脚和电感处布线，以避免开关噪声干扰到反馈信号。

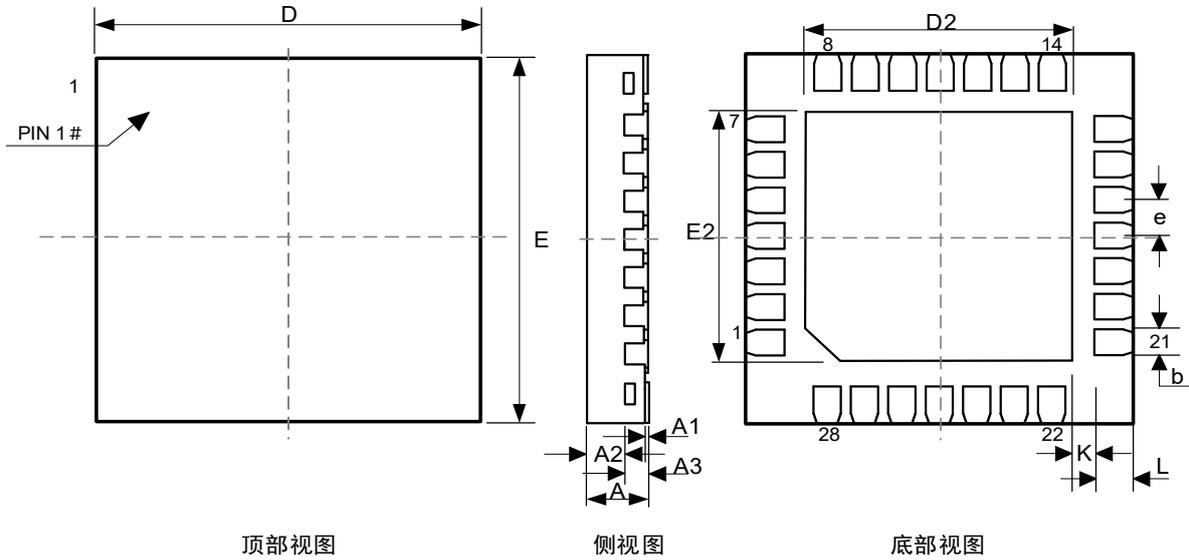
7 订货信息

表7.1 IBSP3642订货信息

| 商业编码/ 丝印 | 封装 | 订货号 | 产品信息 | 工作温度范围 |
|-------------|-------|--------------------|------------------|----------|
| IBSP3642 | QFN28 | IBSP3642ADJQN28T00 | QFN28L 外形尺寸4×4mm | -40~125℃ |

8 封装

8.1 QFN28L-4×4mm封装尺寸



P3642-0005

图8.1 IBSP3642 QFN28L-4×4mm封装尺寸图

表8.1 IBSP3642 QFN28L-4×4mm封装尺寸参数(单位: mm)

| 尺寸 标注 | 最小 | 标准 | 最大 | 尺寸 标注 | 最小 | 标准 | 最大 |
|----------|-----------|------|------|----------|----------|------|------|
| A | 0.70 | 0.75 | 0.80 | D2 | 2.70 | 2.80 | 2.90 |
| A1 | 0.00 | 0.02 | 0.05 | E | 4.00 BSC | | |
| A2 | - | 0.55 | - | E2 | 2.70 | 2.80 | 2.90 |
| A3 | 0.203 REF | | | e | 0.40 BSC | | |
| b | 0.15 | 0.20 | 0.25 | L | 0.30 | 0.35 | 0.40 |
| D | 4.00 BSC | | | K | 0.25 REF | | |